

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-44073
(P2001-44073A)

(43) 公開日 平成13年2月16日 (2001.2.16)

| (51) IntCl. | 識別記号 | F I | テ-マ-コード (参考) |
|------------------------------|-------|--------------|-----------------|
| H 0 1 G 4/33 | | H 0 1 G 4/06 | 1 0 2 5 E 0 0 1 |
| 4/12 | 3 9 4 | 4/12 | 3 9 4 5 E 0 8 2 |
| | 4 0 0 | | 4 0 0 |
| 4/30 | 3 0 1 | 4/30 | 3 0 1 C |
| | 3 1 1 | | 3 1 1 D |
| 審査請求 未請求 請求項の数13 O L (全 6 頁) | | | |

(21) 出願番号 特願平11-217041
(22) 出願日 平成11年7月30日 (1999.7.30)

(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72) 発明者 日渡 冊人
東京都品川区北品川6丁目7番35号ソニー
株式会社内
(72) 発明者 中村 利文
東京都品川区北品川6丁目7番35号ソニー
株式会社内
(74) 代理人 100078145
弁理士 松村 修

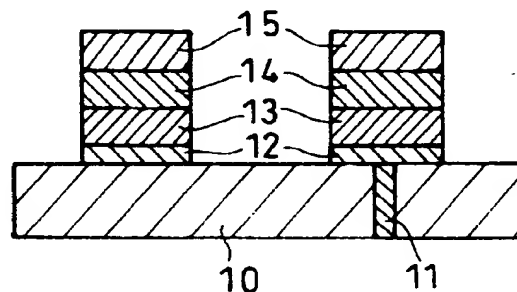
最終頁に続く

(54) 【発明の名称】 薄膜コンデンサとその製造方法

(57) 【要約】

【課題】回路基板上に形成される薄膜コンデンサの下側電極層と基板との密着性を改善することを目的とする。

【解決手段】基板10と下側電極層13との間に、下側電極層13を形成する金属の酸化物から成る密着層12を形成し、この密着層12によって基板10と下側電極層13との密着性を向上させるようにしたものである。



【特許請求の範囲】

【請求項1】基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、前記基板と前記下側電極層との間に前記下側電極層を構成する金属の酸化物から成る密着層が介在されることを特徴とする薄膜コンデンサ。

【請求項2】前記密着層は基板から下側電極層に向って酸化の割合が連続的に減少することを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項3】前記密着層は基板から下側電極層に向って酸化の割合が段階的に減少することを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項4】下側電極層がRuから構成されるとともに、密着層がRuO₂から構成されることを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項5】下側電極層がIrから構成されるとともに、密着層がIrO₂から構成されることを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項6】基板がマイカ基板であることを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項7】基板がガラスエポキシ基板、ポリイミド基板、アラミド基板等の有機材料基板であることを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項8】誘電体層がBa_xSr_{1-x}TiO₃のペロブスカイト構造の結晶から成ることを特徴とする請求項1に記載の薄膜コンデンサ。

【請求項9】基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサの製造方法において、

基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成することを特徴とする薄膜コンデンサの製造方法。

【請求項10】密着層がDCスパッタ法によって成膜されることを特徴とする請求項9に記載の薄膜コンデンサの製造方法。

【請求項11】密着層を形成する際の雰囲気ガスがArであって、酸化ガスがO₂であり、しかも酸化ガスがガス全体の20～50%の濃度で流入されることを特徴とする請求項10に記載の薄膜コンデンサの製造方法。

【請求項12】密着層を形成する酸化ガスの濃度が成膜時に連続的に減少することを特徴とする請求項9に記載の薄膜コンデンサの製造方法。

【請求項13】密着層を形成する酸化ガスの濃度が成膜時に段階的に減少することを特徴とする請求項9に記載の薄膜コンデンサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜コンデンサとその製造方法に係り、とくに基板上に下側電極層、誘電体

層、上側電極層を順次積層して形成するようにした薄膜コンデンサとその製造方法に関する。

【0002】

【従来の技術】電子機器の小型軽量化に伴って、このような電子機器に搭載される電子回路実装基板の小型化が要求されている。そこで半導体集積回路の高集積化や、電気配線の微細化、あるいはまた抵抗やコンデンサのような受動部品の小型チップ化が進められている。さらに半導体集積回路素子や小型化された受動部品の電子回路基板の両面に高密度に実装して多層構造としている。

【0003】

【発明が解決しようとする課題】電子回路実装基板はより一層の小型化と高密度化とが要求されており、上述のような受動部品の小型化や高密度実装化だけでは、その要求を十分に満足することができなくなっている。そこでこのような要求を満足すべく、実装基板に受動素子を内蔵化することが試みられている。この場合に受動素子を印刷や蒸着等の方法で、厚膜、薄膜の形で多層基板の内部に実装するものであって、このような方策によって回路基板をより小型化することが可能になる。また抵抗やコンデンサ等の受動部品の多層基板の内部に実装することによって、部品間の電気配線が短くなり、高周波ノイズが低減されることになる。

【0004】多層基板の内部に高容量の薄膜コンデンサを内蔵化させる場合には、誘電体としてBa_xSr_{1-x}TiO₃ (BTS) 等の高誘電体を薄膜形成する必要がある。そしてこのような高誘電体層を形成する場合には、一般に500℃以上の温度で上記の熱処理を行わなければならない。このために受動素子内蔵基板として、例えば特許第2784555号公報によって示されるような高耐熱性のセラミック基板を用いるようにしている。ところがセラミック基板を用いると電子回路基板の高コスト化になってしまい、用途が限定される問題がある。そこでセラミック基板に代えてマイカ基板を用いることが考察される。マイカ基板は低コストであって、高耐熱性を有し、しかも高周波特性がよい利点がある。

【0005】一方で薄膜コンデンサの電極としては一般に高耐熱性であってしかも耐酸化性のPt電極を用いることが多い。しかしPt電極は高コストであってしかもエッチングし難いという問題がある。そこでこのようなPt電極に代えて、Ru電極を用いることが例えばJAPANESE JOURNAL OF APPLIED PHYSICS 35巻9B号4880～4885頁によって提案されている。しかしながらRu系単体の電極の場合には、基板との密着性が悪くなる問題がある。一般に基板と電極膜との密着性が悪い場合には、それらの間にTi層等を導入することによって密着性を向上させることが可能だが、Tiを入れるとコストの増大が避けられない。

【0006】本発明はこのような問題点に鑑みてなされ

たものであって、基板と接触する下側電極層と基板との密着性を改善するようにした薄膜コンデンサとその製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本願の一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、前記基板と前記下側電極層との間に前記下側電極層を構成する金属の酸化物から成る密着層が介在されることを特徴とする薄膜コンデンサに関するものである。

【0008】ここで前記密着層は基板から下側電極層に向けて酸化の割合が連続的に減少するようにしてよい。また前記密着層は基板から下側電極層に向けて酸化の割合が段階的に減少するようにしてよい。また下側電極層がRuから構成されるとともに、密着層がRuO₂から構成されてよい。あるいは下側電極層がIrから構成されるとともに、密着層がIrO₂から構成されてよい。

【0009】またここで基板がマイカ基板であってよい。あるいはまた基板がガラスエポキシ基板、ポリイミド基板、アラミド基板等の有機材料基板であってよい。また誘電体層がBa_xSr_{1-x}TiO₃のペロブスカイト構造の結晶から成るものであってよい。

【0010】製造方法に関する一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサの製造方法において、基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成することを特徴とする薄膜コンデンサの製造方法に関するものである。

【0011】ここで密着層がDCスパッタ法によって成膜されるようにしてよい。また密着層を形成する際の雰囲気ガスがArであって、酸化ガスがO₂であり、しかも酸化ガスがガス全体の20～50%の濃度で流入されるようにしてよい。また密着層を形成する酸化ガスの濃度が成膜時に連続的に減少するようにしてよい。あるいはまた密着層を形成する酸化ガスの濃度が成膜時に段階的に減少するようにしてよい。

【0012】

【発明の実施の形態】本発明の好ましい実施の形態は、薄膜コンデンサを形成する基板とコンデンサの下側電極層との密着性を向上させるために、基板と下側電極層との間に下側電極層と同じ材料の酸化物の層を導入するようにしたものである。すなわちマイカ基板上に形成される薄膜コンデンサにおいて、下側電極層をRuとする場合にはこの下側電極層と基板との間にRuO₂の密着層を形成する。これに対して下側電極層がIrである場合には、密着層としてIrO₂を基板と下側電極層との間に形成する。

【0013】このような密着層の形成は、基板上にガス雰囲気中で下側電極層を成膜する初期段階で、下側電極

層を酸化させる酸化ガスを導入し、これによって密着層となる酸化物層を形成する。例えば下側電極層をDCスパッタ法によって形成する場合には、密着層をもDCスパッタ法によって成膜するようにしており、密着層を形成する際の雰囲気ガスとしてArを用い、また酸化ガスとしてO₂を用い、O₂を雰囲気ガスに混入して密着層を形成する。ここで酸化ガスをガス全体の20～50%の濃度で流入させるようにしてよい。

【0014】密着層を形成する際の酸化ガスO₂の濃度が成膜時に連続的に減少すると、密着層は基板から下側電極層に向けて酸化の割合が連続的に減少することになる。これに対して密着層を形成する際の酸化ガスの濃度を成膜時に段階的に減少させると、密着層は基板から下側電極層に向けて酸化の割合が段階的に減少することになる。

【0015】このようにして基板と、この基板上に順に積層される下側電極層、誘電体層、上側電極層を有する薄膜コンデンサにおいて、基板と下側電極層との間に、下側電極層を構成する金属の酸化物を成分とする密着層が介在されることになる。なおこの場合における誘電体層としては、Ba_xSr_{1-x}TiO₃のペロブスカイト構造の結晶が用いられることが好ましい。

【0016】上記のような薄膜コンデンサによれば、基板と下側電極層との間に密着層が形成されることになり、これによって基板と下側電極層との密着性が向上されるようになり、熱処理後に剥離を生ずることのない薄膜コンデンサが提供される。また密着層を工程を大きく増やすことなく形成できるために、コストの軽減が可能になる。さらに薄膜コンデンサ膜が形成された基板は、抵抗膜がついた基板等と積層されて受動素子内蔵型の電子回路基板を製作することが可能になる。

【0017】

【実施例】以下本発明の一実施例に係る薄膜コンデンサをその製造工程の順に図1～図5によって説明する。図1は薄膜コンデンサを形成するマイカ基板10を示している。基板10としてはマイカ基板、ガラス基板等で酸化物が主成分の基板や、ガラスエポキシ基板、ポリイミド基板、アラミド基板のような酸素が成分に含まれており、しかも耐熱性に優れた有機材料基板を用いることができる。

【0018】図2はとくにマイカ基板10のマイカの結晶構造を示している。なおマイカの化学組成はKAl₂(AlSi₃O₁₀)(OH)₂である。

【0019】マイカ基板10には図1に示すように予め穴を形成し、ここに導体ペーストを導入し、スルーホール11を形成する。このようなスルーホール11が層間接続手段を構成することになる。なお基板10の表面に凹凸があって薄膜形成が困難な場合には、平坦性をあげるためにガラスコーティング等の平坦化膜を堆積してもよい。

【0020】次に図2に示すように、下側電極層の密着性を向上させるための密着層12をDCスパッタ蒸着法により、例えば約100nmの膜厚で形成する。密着層12はその上に形成する下側電極層13の金属の酸化物である。下側電極層13がRuの場合には、密着層12はRuO₂になる。また下側電極層13がIrの場合には、密着層12はIrO₂となる。

【0021】また密着層12と下側電極層13との界面に発生する応力を減少させるために、密着層12の酸化の割合を基板10の表面から下側電極層13との界面へ連続的に、もしくは段階的に減少させることが好ましい。そしてこのような密着層12上に薄膜コンデンサの下側電極層13を、例えば200nmの膜厚でスパッタ蒸着法により形成する。ここで下側電極層13としては、RuやIrのような耐熱性に優れた貴金属が望ましい。

【0022】密着層12をマイカ基板10と下側電極層13との間に配置することによって基板10と下側電極層13との間の密着性が向上する。これは基板10と密着層12とがともに酸化物同士であるために、基板10上に直接下側電極層13を構成する金属を堆積させる場合に比べて密着性が改善される。また下側電極層13と密着層12とは金属とその酸化物の関係であるために密着性が良好になっている。

【0023】とくに下側電極層13と密着層12とをスパッタ蒸着によって形成する場合には、蒸着の金属ターゲットを1種類用意するだけでよく、これによって製造コストの低減につながる。すなわち密着層12としてTi等の下側電極層13とは別の金属を用いる場合には、金属ターゲットが2種類必要になるが、下側電極層13の酸化物を密着層12として用いる場合には、スパッタ装置のフローガスArに酸素を混ぜて蒸着中に酸化させて密着層12を形成することができ、1種類のスパッタターゲットで密着層12と下側電極層13とを形成することができる。この場合に雰囲気ガスを構成するArガスに対するO₂ガスの流量の比率を0.2~0.5の割合にするとよい。密着層12の酸化の割合を基板10側から下側電極層13側へ連続的に、もしくは段階的に減少させる場合には、O₂ガスの流量を連続的もしくは段階的に減少させればよい。

【0024】下側電極層13を形成した後に誘電体層14を図4に示すように例えば200nm以下の膜厚で形成する。誘電体層14はBa_xSr_{1-x}TiO₃ (BST)、PbZr_xTi_{1-x}O₃ (PZT)、Pb_xLa_{1-x}(ZrTi_{1-y})_{1-y/4}O₃ (PLZT)、PbMg_{1/3}Nb_{2/3}O₃ (PMN)、Bi₄Ti₃O₁₂、SrBi₂Ta₂O₉ (SBT)のような強誘電体特性を有する材料を用い、スパッタ蒸着法、ゾルーゲル法、ディップ法、またはミスト法によって形成する。

【0025】誘電体層14を形成した後に、図5に示す

ようにPtの上側電極層15を例えば200nmの膜厚でスパッタ蒸着法により形成する。なおこのような構成に代えて、Auを抵抗加熱蒸着法で成膜し、これを上側電極層15としてもよい。そしてこの後マスクを施してパターニングすると、図5に示すような薄膜コンデンサ膜を形成することが可能になる。また図6に示すように、下側電極層13、誘電体層14、上側電極層15の各層毎にパターニングを行なってもよい。この場合にはスルーホール11を薄膜コンデンサ形成後にあけることが可能になり、プロセスの幅が広がる。なおパターニングはウェットエッチング法、ドライエッチング法、サンドブラスト法等の各種の方法によって行なわれてよい。

【0026】なお上記実施例においては、密着層12と下側電極層13との成膜法として、電子スパッタ蒸着法を用いたが、このような方法に限定されることなく、成膜中に酸化が可能な方法であれば、RFスパッタ蒸着法やCVD法、その他の成膜法を用いても同様の効果が得られる。

【0027】図8はこのように方法によって形成される薄膜コンデンサを備えた多層回路基板の一例を示している。ここではマイカ基板から成る第1層21、第2層22、第3層23、および第4層24の4層構造をなしている。第1層21の表面には配線パターン28が形成されるとともに、このような配線パターン28の一部を電極として、半田ボール29によって電気的な接続が行なわれた状態で実装部品30が実装される。第1層21と第2層22との間はグラウンド層を構成する導電層31が形成される。また第2層22と第3層23との間には配線パターン32が形成されるとともに、薄膜コンデンサ33が形成される。なおこのコンデンサの下側電極層の下側に上述の密着層が形成されている。また第3層23と第4層24との間には配線パターン34とともに印刷抵抗35が形成されている。第4層24の下面には配線パターン36が形成されることになる。すなわち薄膜コンデンサ33が形成された基板は、抵抗膜35が形成された基板等と積層されて受動素子内蔵型の多層基板を製作することが可能になる。

【0028】

【発明の効果】本願の一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、基板と下側電極層との間に下側電極層を構成する金属の酸化物から成る密着層が介在されるようにしたものである。

【0029】従ってこのような構成によれば、基板と下側電極層との間に介在される密着層によって、基板と下側電極層との密着性が向上することになり、誘電体層を形成するために熱処理を行なっても、剥離の発生し難い薄膜コンデンサが提供されるようになる。

【0030】製造方法に関する一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成する

ようにした薄膜コンデンサの製造方法において、基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成するようにしたものである。

【0031】従ってこのような方法によれば、下側電極層を形成する初期段階での酸化ガスの導入に伴って、下側電極層と同一の材料から成る酸化物層によって密着層が形成されることになり、製造工程を大きく増やすことなく効果的に密着層を形成することが可能になり、薄膜コンデンサの製造コストの低減が可能になる。

【図面の簡単な説明】

【図1】マイカ基板の断面図である。

【図2】密着層が形成されたマイカ基板の縦断面図である。

【図3】下側電極層が形成されたマイカ基板の縦断面図である。

【図4】誘電体層が形成されたマイカ基板の縦断面図で

ある。

【図5】薄膜コンデンサが形成されたマイカ基板の縦断面図である。

【図6】薄膜コンデンサが形成されたマイカ基板の縦断面図である。

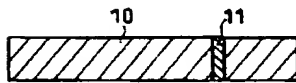
【図7】マイカの結晶構造図である。

【図8】薄膜コンデンサを内蔵した多層基板の縦断面図である。

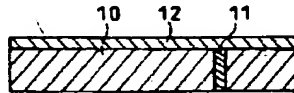
【符号の説明】

10……マイカ基板、11……スルーホール、12……密着層、13……下側電極層、14……誘電体層、15……上側電極層、21……第1層、22……第2層、23……第3層、24……第4層、28……配線パターン、29……半田ボール、30……実装部品、31……導電層（グランド層）、32……配線パターン、33……コンデンサ、34……配線パターン、35……印刷抵抗、36……配線パターン

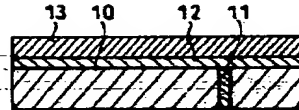
【図1】



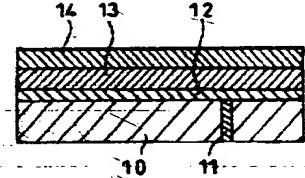
【図2】



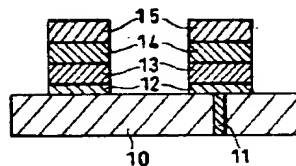
【図3】



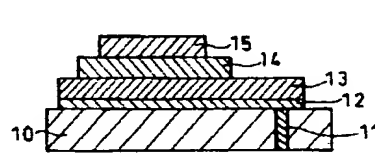
【図4】



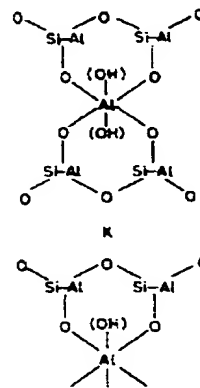
【図5】



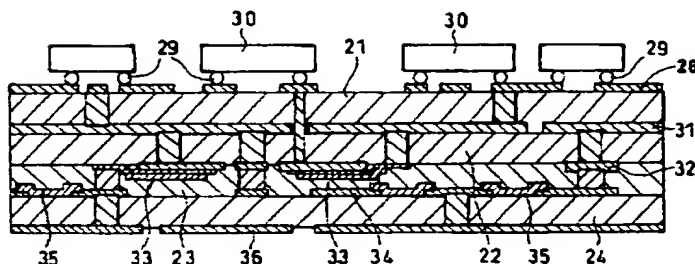
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 大迫 純一
東京都品川区北品川6丁目7番35号ソニー
株式会社内

Fターム(参考) 5E001 AB01 AC01 AC10 AE01 AE02
AE03 AH01 AH03 AJ01 AJ02
AZ01
5E082 AA20 AB01 BC39 EE05 EE23
EE37 FF05 FG03 FG26 FG42
FG46 MM09 PP03